

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

748-11

QC 790100
Première édition
First edition
1990-12

**Dispositifs à semiconducteurs
Circuits intégrés**

Onzième partie:

**Spécification intermédiaire pour les circuits
intégrés à semiconducteurs
à l'exclusion des circuits hybrides**

**Semiconductor devices
Integrated circuits**

Part 11:

**Sectional specification for semiconductor
integrated circuits
excluding hybrid circuits**



Numéro de référence
Reference number
CEI/IEC 748-11: 1990

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

748-11

QC 790100
Première édition
First edition
1990-12

**Dispositifs à semiconducteurs
Circuits intégrés**

Onzième partie:
Spécification intermédiaire pour les circuits
intégrés à semiconducteurs
à l'exclusion des circuits hybrides

**Semiconductor devices
Integrated circuits**

Part 11:
Sectional specification for semiconductor
integrated circuits
excluding hybrid circuits

© CEI 1990 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

V

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
PRÉAMBULE	4
PRÉFACE	4
Articles	
1. Domaine d'application	8
2. Généralités	8
2.1 Documents applicables	8
2.2 Valeurs recommandées de températures	8
2.3 Valeurs recommandées de tensions	8
2.4 Définitions relatives aux opérations de fabrication	8
3. Sous-traitance	12
4. Etape initiale de fabrication	12
4.1 Dispositifs bipolaires	12
4.2 Dispositifs unipolaires	12
5. Procédures d'assurance de la qualité	14
5.1 Procédures d'homologation	14
5.2 Procédures d'agrément de savoir-faire	14
6. Procédures d'associativité	14
6.1 Règles générales	14
6.2 Critères d'associativité spécifiques à chaque essai – Tableau I	16
7. Groupes et sous-groupes	24
Tableau II – Groupe A: Contrôles lot par lot	24
Tableau III – Groupe B: Contrôles lot par lot	26
Tableau IV – Groupe C: Contrôles périodiques	28
Tableau V – Groupe D	30
8. Sélection	30
Tableau VI – Sélection	32
9. Exigences pour les prélèvements	34
Tableau VII – Exigences pour les prélèvements des essais du groupe A	34
Tableau VIII – Exigences pour les prélèvements des essais des groupes B, C et D pour lesquels on doit utiliser les NQT	34
10. Identification des bornes	36
11. Informations supplémentaires (à l'étude)	36
12. Procédures d'essais et de mesures	36
12.1 Méthodes de mesures électriques	36
12.2 Méthodes d'essais mécaniques et climatiques	36
12.3 Essais d'endurance électrique	36
12.4 Procédures d'essais accélérés	38
12.5 Mesures par corrélation	38
ANNEXE A – Guide et format pour la rédaction des spécifications particulières cadres	42

CONTENTS

	Page
FOREWORD	5
PREFACE	5
Clause	
1. Scope	9
2. General	9
2.1 Related documents	9
2.2 Recommended values of temperatures	9
2.3 Recommended values of voltages	9
2.4 Definitions related to manufacturing operations	9
3. Subcontracting	13
4. Primary stage of manufacture	13
4.1 Bipolar devices	13
4.2 Unipolar devices	13
5. Quality assessment procedures	15
5.1 Qualification approval procedures	15
5.2 Capability approval procedures	15
6. Structural similarity procedures	15
6.1 General rules	15
6.2 Test dependent criteria for structural similarity – Table I	17
7. Groups and sub-groups	25
Table II – Group A: Lot by lot	25
Table III – Group B: Lot by lot	27
Table IV – Group C: Periodic tests	29
Table V – Group D	31
8. Screening	31
Table VI – Screening	33
9. Sampling requirements	35
Table VII – Sampling requirements for Group A tests	35
Table VIII – Sampling requirements for Group B, C and D tests in which LTPD shall be used	35
10. Terminal identification	37
11. Additional information (under consideration)	37
12. Test and measurement procedures	37
12.1 Electrical measuring methods	37
12.2 Mechanical and climatic test methods	37
12.3 Electrical endurance tests	37
12.4 Accelerated test procedures	39
12.5 Correlated measurements	39
APPENDIX A – Guidance and format for drafting blank detail specifications	43

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS
CIRCUITS INTÉGRÉS**
**Onzième partie: Spécification intermédiaire pour les circuits intégrés
à semiconducteurs à l'exclusion des circuits hybrides**

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Sous-Comité 47A: Circuits intégrés, et par le Comité d'Etudes N° 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification intermédiaire pour les circuits intégrés à semiconducteurs, à l'exclusion des circuits hybrides, dans le domaine du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Le texte de cette norme est issu des documents suivants:

Règle des Six mois	Rapports de vote
47/47A(BC)1037/176	47A(BC)196
47/47A(BC)1049/173	47A(BC)197
47A(BC)204	47A(BC)231
47A(BC)208	47A(BC)236

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES
INTEGRATED CIRCUITS**
**Part 11: Sectional specification for semiconductor integrated circuits
excluding hybrid circuits**

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Sub-Committee 47A: Integrated Circuits, and IEC Technical Committee No. 47: Semiconductor Devices.

This standard is a sectional specification for semiconductor integrated circuits excluding hybrid circuits in the field of the IEC Quality Assessment System for Electronic Components (IECQ).

The text of this standard is based on the following documents:

Six Months' Rule	Reports on Voting
47/47A(CO)1037/176	47A(CO)196
47/47A(CO)1049/173	47A(CO)197
47A(CO)204	47A(CO)231
47A(CO)208	47A(CO)236

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Les publications suivantes de la CEI sont citées dans la présente norme :

Publications N ^{os}	
68	Essais d'environnement.
68-2-17 (1978)	Deuxième partie: Essais – Essai Q: Etanchéité.
191-2 (1966)	Normalisation mécanique des dispositifs à semi-conducteurs. Deuxième partie: Dimensions.
191-4 (1987)	Quatrième partie: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.
617-12 (1983)	Symboles graphiques pour schémas, Douzième partie: Opérateurs logiques binaires.
617-13 (1978)	Treizième partie: Opérateurs analogiques.
747-1 (1983)	Dispositifs à semiconducteurs. Dispositifs discrets et circuits intégrés, Première partie: Généralités.
747-10 (1984)	Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés.
748	Dispositifs à semiconducteurs. Circuits intégrés.
748-1 (1984)	Première partie: Généralités. (Voir note)
748-2 (1985)	Deuxième partie: Circuits intégrés digitaux.
748-3 (1986)	Troisième partie: Circuits intégrés analogiques.
748-4 (1987)	Quatrième partie: Circuits intégrés d'interface.
749 (1984)	Dispositifs à semiconducteurs. Essais mécaniques et climatiques.
QC 001002 (1986)	Règles de procédure du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

NOTE – La Publication 748-1 a été modifiée par les documents 47(BC)207 et 238. Ces documents annulent et remplacent l'article 2 du chapitre VI (de l'édition 1984) et introduit le nouvel article 10 de ce même chapitre.

The following IEC publications are quoted in this standard:

Publications Nos.	
	68: Environmental testing.
68-2-17 (1978):	Part 2: Tests – Test Q: Sealing.
191-2 (1966):	Mechanical standardization of semiconductor devices, Part 2: Dimensions.
191-4 (1987):	Part 4: Coding system and classification into forms of package outlines for semiconductor devices.
617-12 (1983):	Graphical symbols for diagrams, Part 12: Binary logic elements.
617-13 (1978):	Part 13: Analogue elements.
747-1 (1983):	Semiconductor devices. Discrete devices and integrated circuits, Part 1: General.
747-10 (1984):	Part 10: Generic specification for discrete devices and integrated circuits.
748:	Semiconductor devices. Integrated circuits.
748-1 (1984):	Part 1: General. (See note)
748-2 (1985):	Part 2: Digital integrated circuits.
748-3 (1986):	Part 3: Analogue integrated circuits.
748-4 (1987):	Part 4: Interface integrated circuits.
749 (1984):	Semiconductor devices. Mechanical and climatic test methods.
QC 001002 (1986):	Rules of Procedure of the IEC Quality Assessment System for Electronic Components (IECQ).

NOTE – IEC Publication 748-1 has been amended by documents 47(CO)207 and 238. These documents supersede clause 2 in Chapter VI (1984 edition) and add a new clause 10 to the same chapter.

DISPOSITIFS À SEMICONDUCTEURS CIRCUITS INTÉGRÉS

Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides

1. Domaine d'application

La présente spécification intermédiaire s'applique aux circuits intégrés à semiconducteurs en boîtier, y compris les circuits intégrés polyolithiques, mais à l'exclusion des circuits hybrides.

2. Généralités

Cette spécification doit être lue conjointement avec la spécification générique à laquelle elle se réfère; elle donne des détails sur les procédures d'assurance de la qualité, les exigences de contrôle, les séquences de sélection, les exigences pour les prélèvements, les essais et les mesures exigés pour tous les circuits intégrés à semiconducteurs, comprenant les circuits digitaux, analogiques et d'interface.

Au lieu de la procédure d'homologation, on peut utiliser la procédure d'agrément de savoir-faire (voir les règles de procédure de la Publication QC 001002 de la CEI, paragraphe 11.7, mais les procédures d'agrément de savoir-faire pour les circuits intégrés sont actuellement à l'étude) pour tous les dispositifs fabriqués selon un procédé défini.

Il est possible d'appliquer en outre les règles de contrôle de la conformité de la qualité (voir paragraphe 3.6 de la Publication 747-10 de la CEI et articles 5 à 9 de la présente spécification) pour chaque modèle ou groupe de modèles produits selon ce procédé, si cela est exigé et réalisable techniquement.

Toutes les exigences de cette spécification demeurent valables, tant qu'elles ne seront pas modifiées par le nouvel article «Procédure d'agrément de savoir-faire» (à l'étude).

2.1 Documents applicables

Publication 747-10/QC 700000 (1984) de la CEI.

2.2 Valeurs recommandées de températures

Voir la Publication 748-1 de la CEI, chapitre VI, article 5.

2.3 Valeurs recommandées des tensions

Voir la Publication 748-1 de la CEI, chapitre VI, article 6.

2.4 Définitions relatives aux opérations de fabrication

2.4.1 Ligne de fabrication

Une ligne de fabrication est définie comme un ensemble unique d'opérations de fabrication comprenant une ou plusieurs des phases de fabrication suivantes:

- 1) diffusion;
- 2) préparation des pastilles;
- 3) assemblage;
- 4) finition et mesures électriques finales;
- 5) sélection (si applicable).

NOTE – Les procédures d'assurance de la qualité ne sont pas comprises dans ces phases.

SEMICONDUCTOR DEVICES INTEGRATED CIRCUITS

Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits

1. Scope

This sectional specification applies to encapsulated semiconductor integrated circuits, including multi-chip integrated circuits, but excluding hybrid circuits.

2. General

This specification shall be read together with the generic specification to which it refers and it gives details on the Quality Assessment Procedures, the inspection requirements, screening sequences, sampling requirements, and test and measurement procedures required for the assessment of semiconductor integrated circuits, including digital, analogue and interface circuits.

Instead of the Qualification Approval Procedure, it is allowed to apply the Capability Approval Procedure (see IEC Publication QC 001002, Rules of Procedure, Subclause 11.7; but at present, Capability Approval Procedures for integrated circuits are under consideration) for all devices manufactured in a defined process.

Additional application of the Quality Conformance Inspection rules (see IEC Publication 747-10, Subclause 3.6, and this specification, Clauses 5 to 9) is possible for any type or group of types, produced in that process, if required and technically feasible.

All the requirements of this specification remain valid, unless modified by the requirements set out in the new clause: "Capability Approval Procedure" (under consideration).

2.1 Related documents

IEC Publication 747-10/QC 700000 (1984).

2.2 Recommended values of temperatures

See IEC Publication 748-1, Chapter VI, Clause 5.

2.3 Recommended values of voltages

See IEC Publication 748-1, Chapter VI, Clause 6.

2.4 Definitions related to manufacturing operations

2.4.1 Production line

A production line is defined as a single set of process operations including one or several of the following manufacturing phases:

- 1) diffusion;
- 2) preparation of dice;
- 3) assembly;
- 4) finishing and final electrical measurements;
- 5) screening (if applicable).

NOTE – Quality assessment procedures are not included in these phases.